

## Chapitre 8

## M E M O I R E

Les mots binaires à  $m$  bits  
ne se tracent pas sur le sable, à la merci du vent.

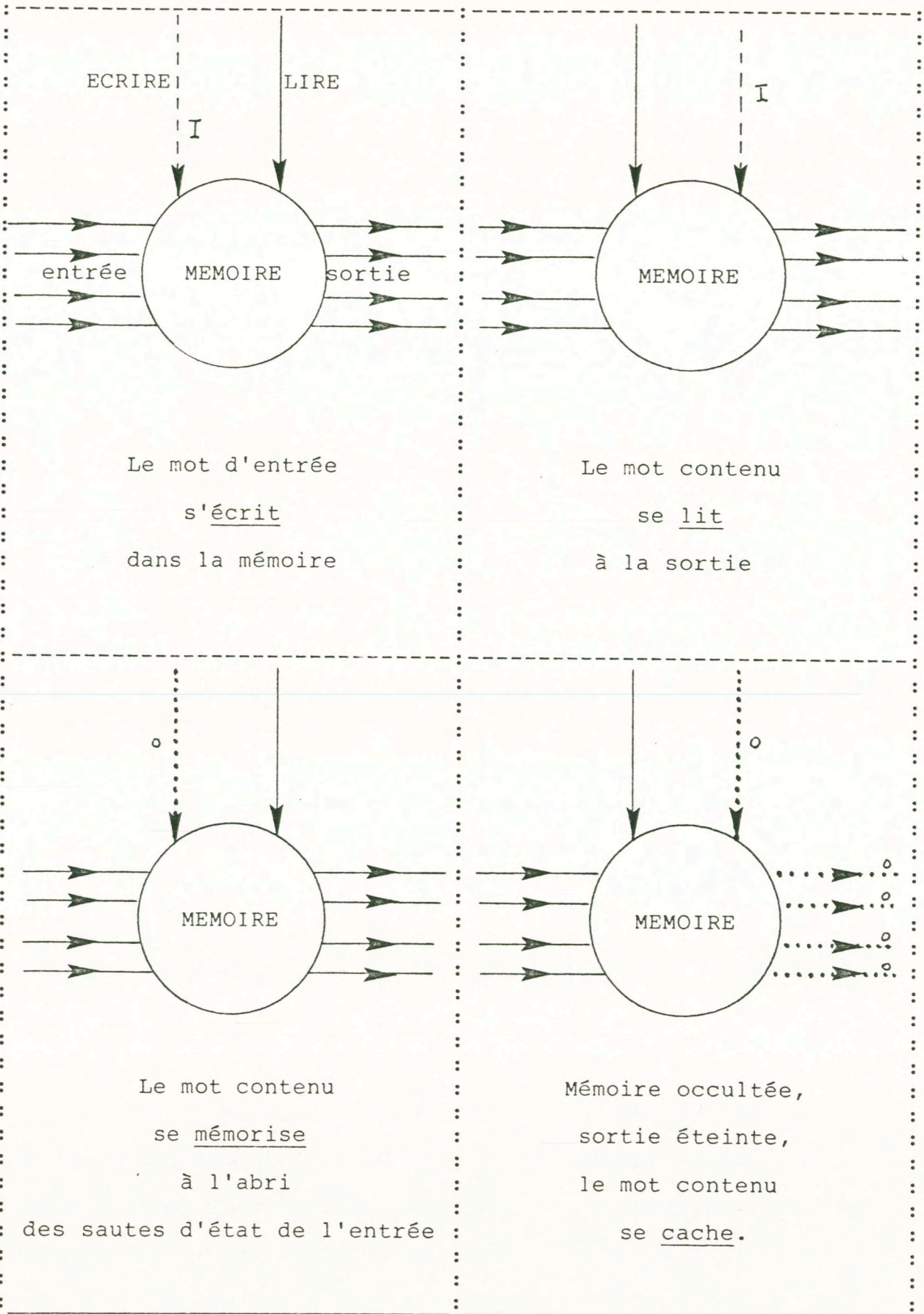
En l'ordinateur,  
ils s'écrivent, se mémorisent, se lisent, ou se cachent  
dans des

mémoires à  $m$  bits,

sommets à  $m$  flèches de sortie et  $m$  flèches dites d'entrée,  
plus deux contrôles,  
Ecrire affecté à l'entrée, Lire affecté à la sortie,  
chargés de commander les manoeuvres respectives  
d'écriture et de mémorisation, de lecture et d'occultation.

Dans la pratique, le nombre  $m$  des bits d'une mémoire  
est généralement une puissance de 2, communément 8, 16, 32, ...  
et nos dessins fixent souvent les idées par  $m = 4$ .

A chaque instant, toute mémoire branchée à  $m$  bits  
renferme un et un seul mot à  $m$  bits, dit mot contenu,  
et la définition des mémoires s'achève en  
le cahier des charges décrit par ce dessin  
qui passe allègrement les délais sous silence.



Le mot d'entrée  
s'écrit  
dans la mémoire

Le mot contenu  
se lit  
à la sortie

Le mot contenu  
se mémorise  
à l'abri  
des sautes d'état de l'entrée

Mémoire occultée,  
sortie éteinte,  
le mot contenu  
se cache.

→  
pauvilles ?

\*

Montage noir de la MEMOIRE ELEMENTAIRE ou mémoire à un bit

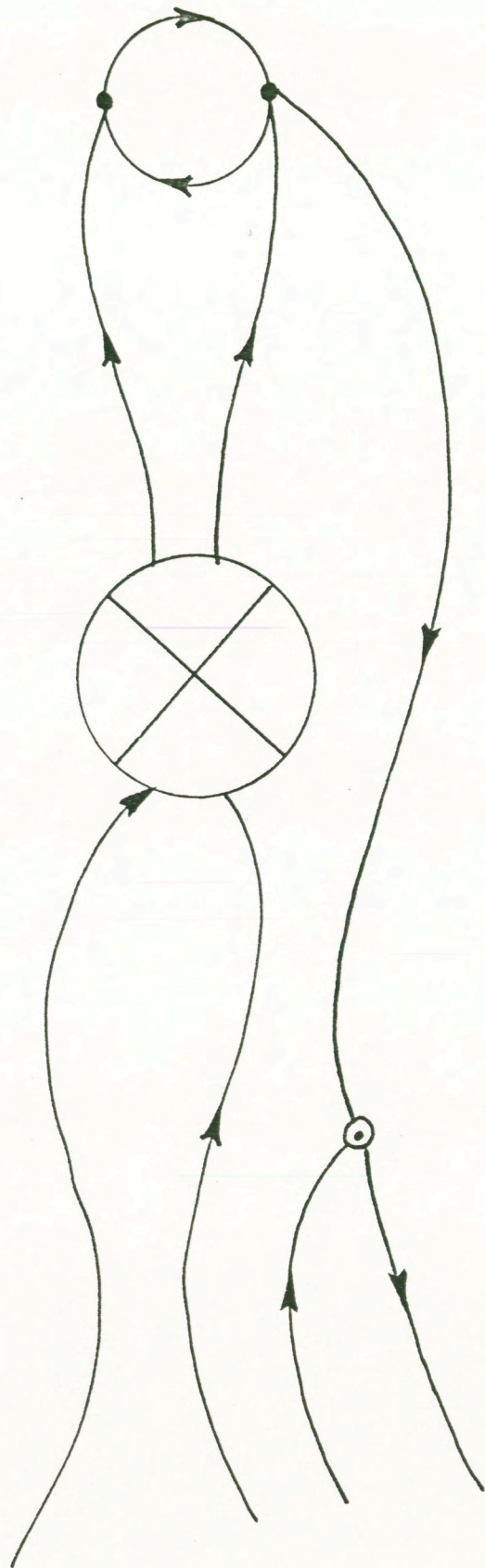
Nous avons à monter un sommet  
qui puisse  
sortir son bit d'entrée,  
le mémoriser et l'occulter.

Comme le logarithme mémorisant  
arrive déjà à  
sortir et mémoriser  
le logarithme de son entrée,  
on accède  
à la sortie et à la mémorisation  
du bit d'entrée lui-même,  
en mettant en série  
un exponentiel contrôlé  
à une flèche d'entrée,  
suivi d'un  
logarithme entier mémorisant.

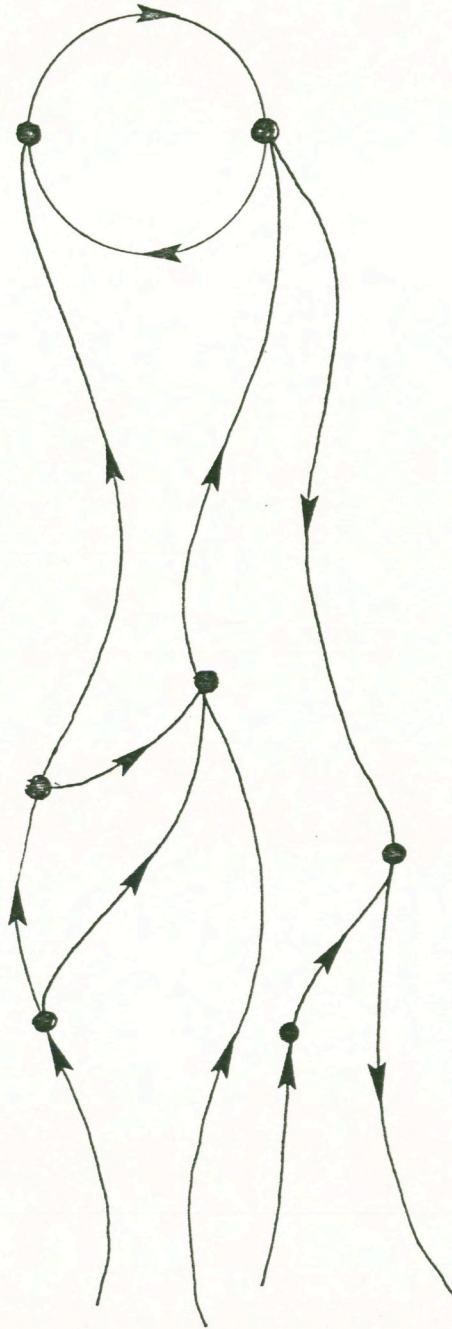
La faculté d'occulter la sortie  
s'octroie  
par l'installation d'un

ET

( à deux flèches d'entrée  
et une flèche de sortie )  
à la sortie du montage.



MEMOIRE ELEMENTAIRE  
explicitée en graphe noir

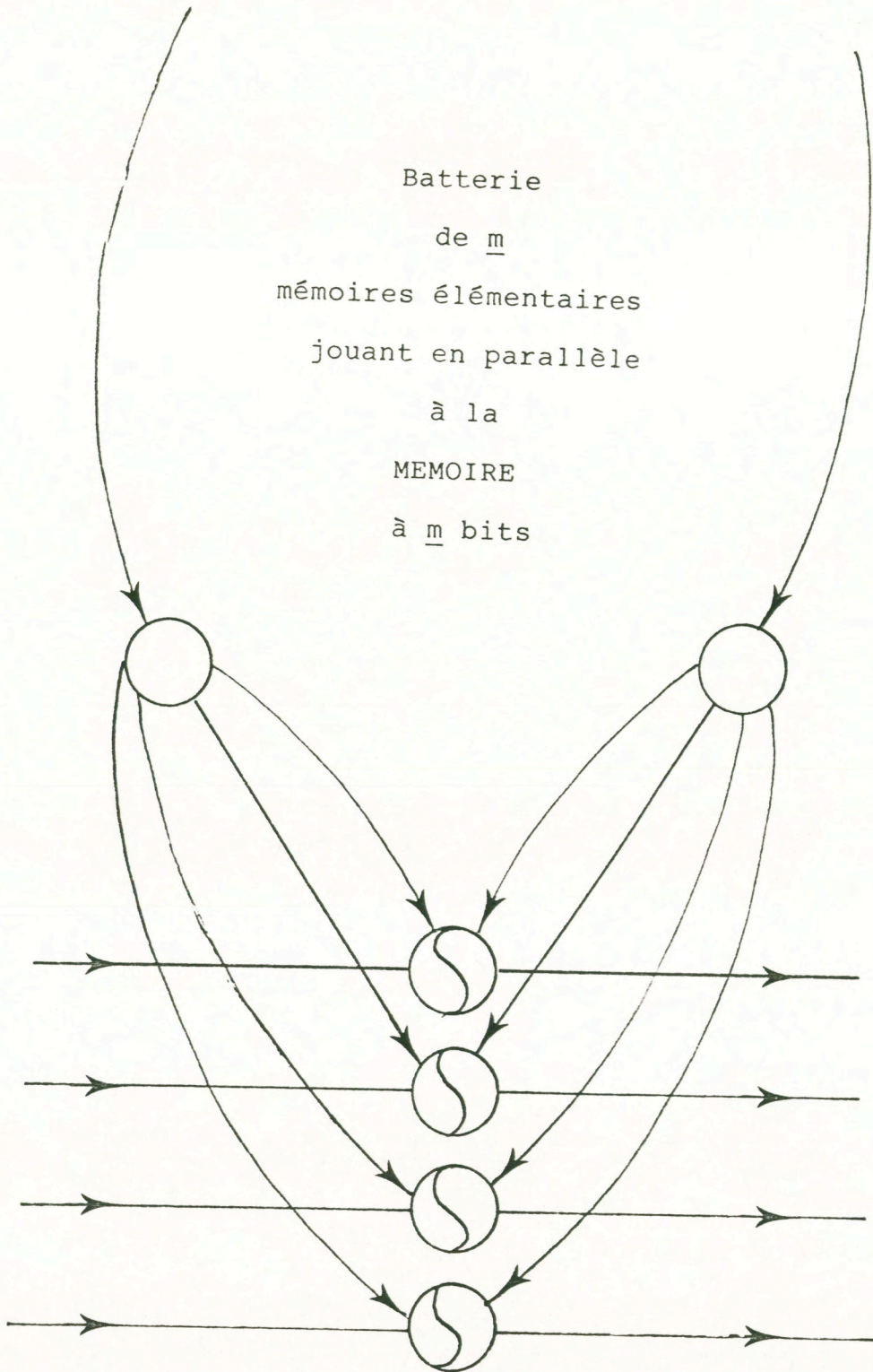


Les quatre flèches inférieures  
sont les flèches externes de la mémoire élémentaire.

De gauche à droite :

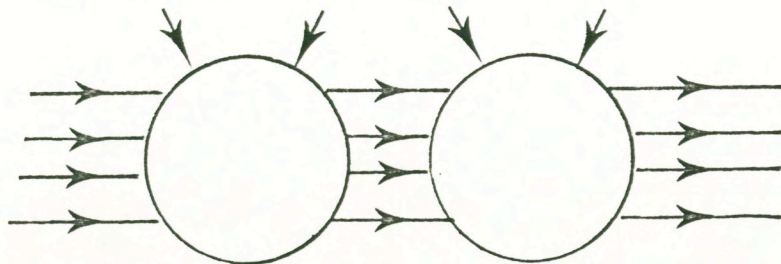
contrôle d'entrée, entrée, contrôle de sortie, sortie.

Batterie  
de  $\underline{m}$   
mémoires élémentaires  
jouant en parallèle  
à la  
MEMOIRE  
à  $\underline{m}$  bits



## CHARGE

## La mise en série



de deux mémoires à même nombre de bits  
 permet à la première mémoire de charger la seconde  
 c'est-à-dire

d'écrire dans la seconde le mot contenu dans la première :

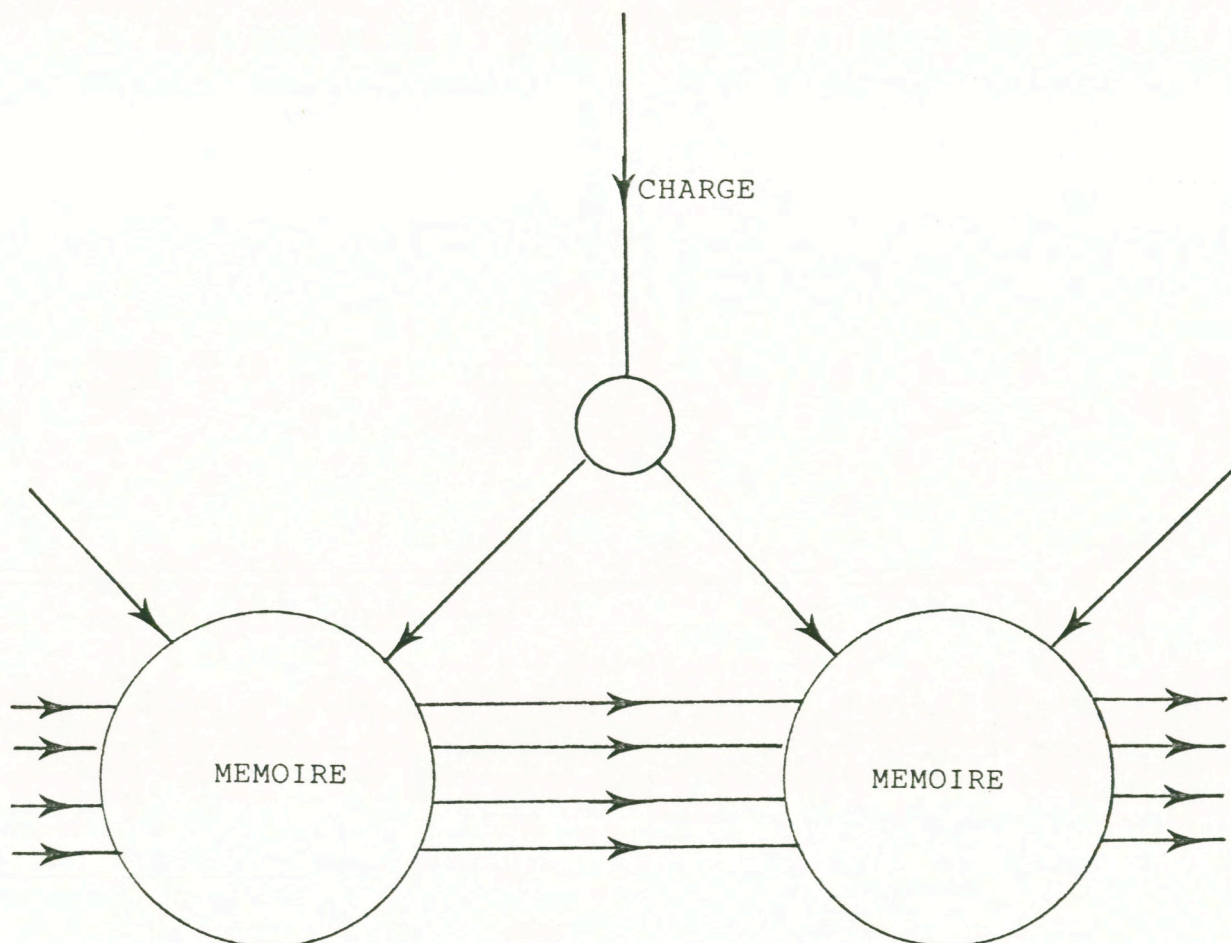
Supposant au départ, les quatre contrôles éteints,  
 l'allumage de LIRE à la première mémoire et d'ECRIRE à la seconde  
 écrit, en effet,  
 dans la seconde mémoire , le mot contenu dans la première.

Eteignant ensuite les contrôles allumés,  
 les deux mémoires mémorisent le même mot,  
 qui n'a cessé d'être le mot contenu dans la première mémoire .

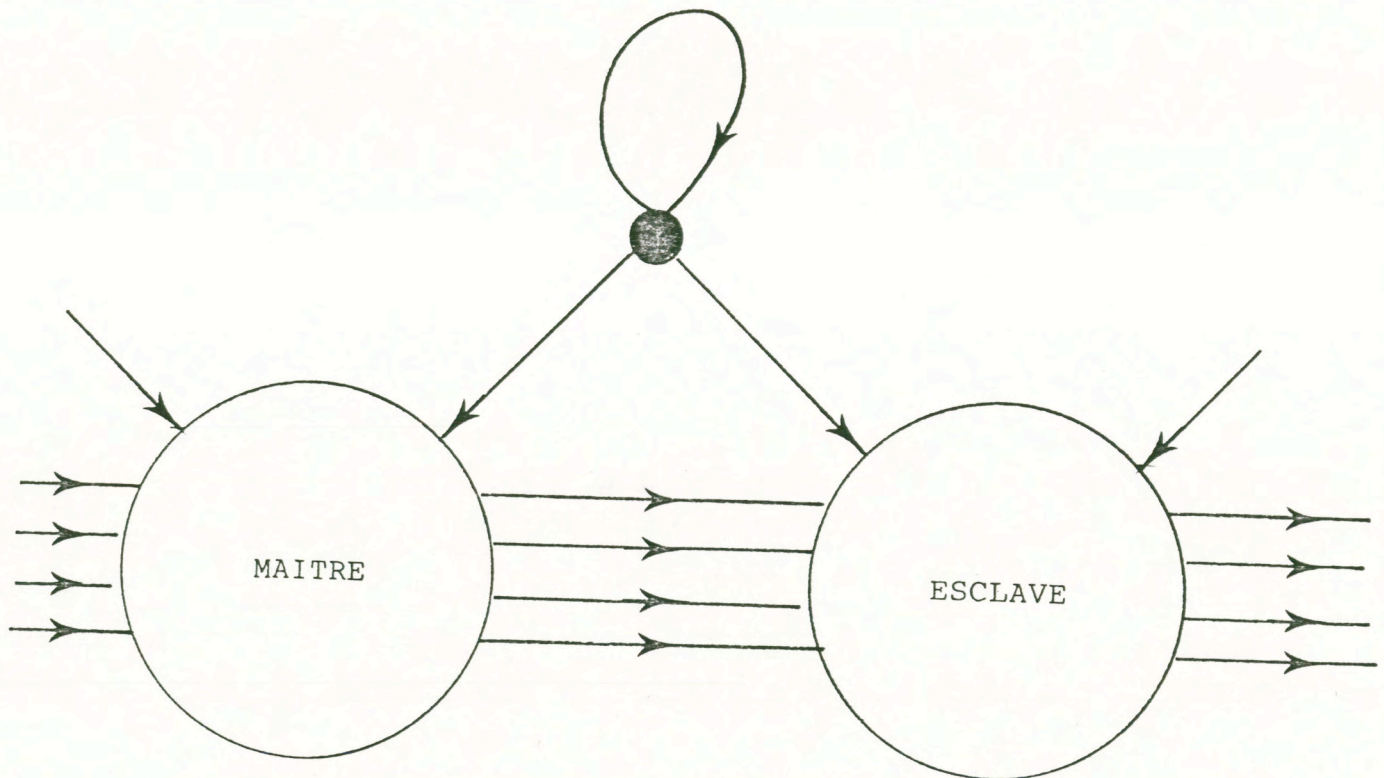
Pour le lire à la sortie de la seconde mémoire ,  
 suffit d'allumer LIRE à la seconde mémoire .

La charge n'affecte pas le mot contenu dans la chargeuse

En ce montage,



l'allumage de CHARGE  
 écrit dans la chargée le mot contenu dans la chargeuse;  
 son extinction subséquente  
 en assure la mémorisation  
 à l'abri des modifications éventuelles  
 du mot contenu dans le chargeuse,  
 et ce, pendant toute la durée de l'extinction.

Le coeur battant de cet automate

oblige périodiquement la mémoire esclave  
à ajuster son contenu sur celui de la mémoire maître.

\*  
\*      \*

A la rigidité de ces accouplements de mémoires  
succède la multilatéralité du transport en commun par bus.

En l'ordinateur, des réseaux de charge intermémoires  
permettent à toute affiliée de charger toute affiliée,  
sans altérer le contenu des autres mémoires du système:



```

:-----:
:
:  Installation d'un réseau informatif de charge  :
:
:  entre au plus  $2^n$  mémoires à  $m$  bits  :
:
:-----:

```

Chaque mémoire du réseau est numérotée et nommée  
par un nombre binaire à  $n$  bits,  
certains numéros pouvant ne pas être attribués.

Pour d'assurer leur communication informative multilatérale,  
les mémoires du réseau se branchent sur un bus à  $m$  lignes  
que leurs sorties sont seules à irriguer.

Afin d'obtenir que, selon son bon plaisir,

la mémoire a charge la mémoire b

l'opérateur dispose de deux exponentiels contrôlés à  $n$  bits,  
LIRE et ECRIRE respectivement affectés à chargeuse et chargée.

Pour tout numéro affecté  $c$ , la flèche de sortie numérotée  $c$

de LIRE est connectée au contrôle LIRE de la mémoire  $c$ .  
de ECRIRE ECRIRE

Ne perdons pas de vue que

La flèche de sortie numérotée  $c$  d'un exponentiel contrôlé  
est la seule à rougir quand  $y$  entre  $c$ , sous contrôle allumé.

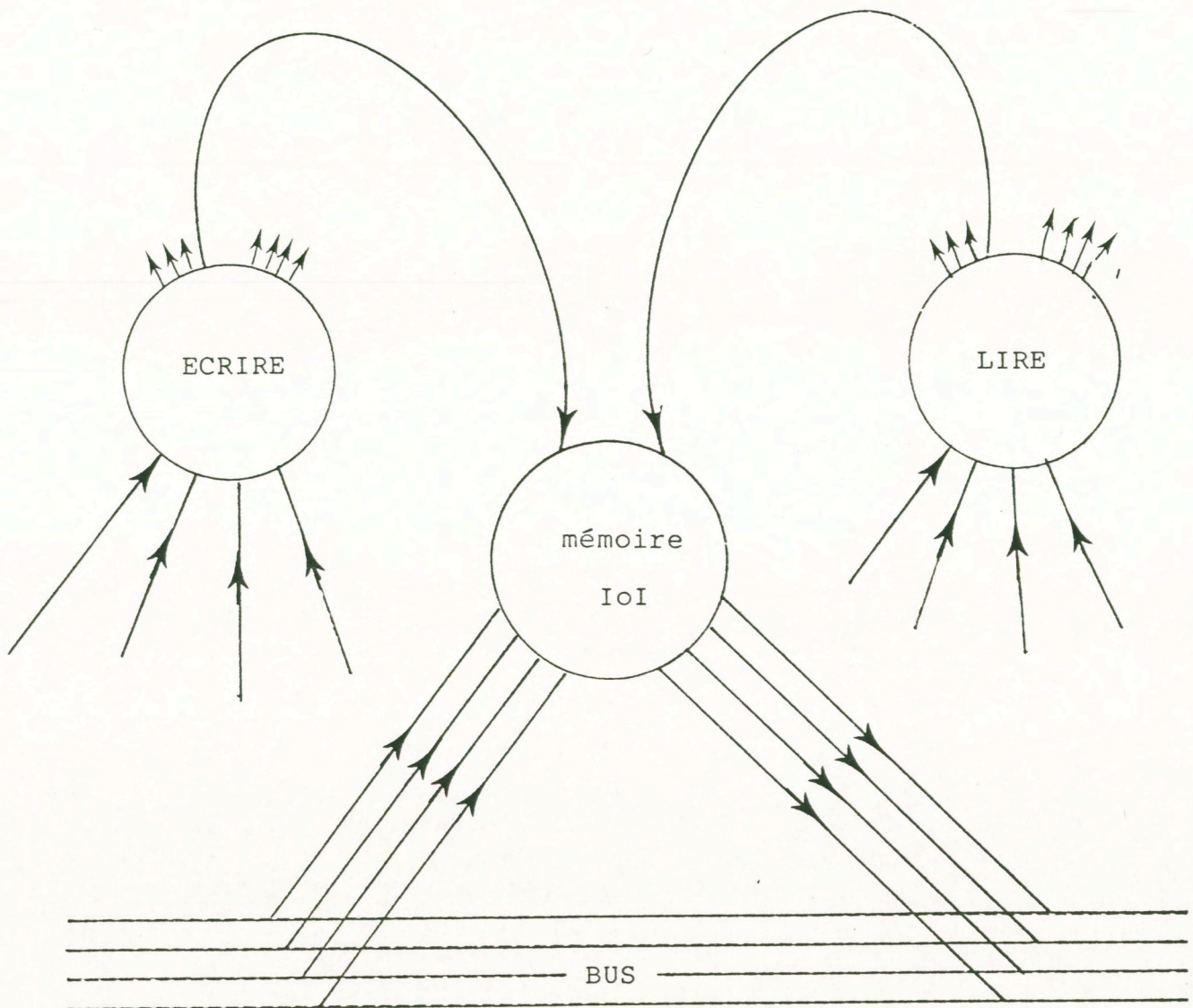
et que

Les lignes de bus sont des sommets OU longilines.

Ce dessin qui fixe les idées par

$$n = 3 , m = 4 , c = 101$$

présente la seule mémoire 101 parmi les mémoires du réseau,  
dont le nombre peut s'élever jusqu'à huit, lorsque  $n = 3$ .



Mode d'emploi.

1. Au départ supposant tout naturellement éteints les contrôles des exponentiels d'appel LIRE et ECRIRE, leurs sorties toutes bleues maintiennent les mémoires du réseau en occultation et mémorisation.  
Leurs sorties, toutes bleues, étant les seuls affluents du bus, celui-ci se trouve à son tour tout bleu.
2. Sous contrôles éteints, formons les numéros binaires a et b aux entrées respectives de LIRE et ECRIRE.
3. L'allumage du contrôle de l'exponentiel LIRE allume sa sortie numérotée a, et elle seule, mettant en lecture la mémoire numérotée a, et elle seule, toutes les autres mémoires laissées en occultation, à sortie toute bleue.  
Et le mot contenu dans la mémoire a se lit dès lors dans le BUS.
4. L'allumage du contrôle de l'exponentiel ECRIRE allume sa sortie numérotée b, et elle seule, ce qui met en écriture la mémoire numérotée b, et elle seule, toutes les autres mémoires restant en mémorisation, sourdes aux sollicitations extérieures.  
Et le mot contenu dans la mémoire a qui se lit déjà dans le BUS, s'écrit cette fois dans la mémoire b, les mots contenus dans les autres mémoires, restant inchangés.

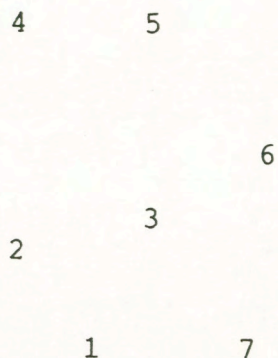
8.12

5. Eteignant ensuite les contrôles  
des exponentiels LIRE et ECRIRE,  
les mémoires du réseau se retrouvent  
en mémorisation et occultation, comme au départ,  
à cette seule modification éventuelle près :  
le mot maintenant mémorisé par la mémoire b  
égale  
celui maintenant, et initialement, mémorisé par la mémoire a.  
Toutes les mémoires du réseau autres que la mémoire b  
mémorisent toujours le même mot qu'au départ.

#### EXERCICE

Quels sont les noyaux et les sous-graphes nucléiques  
de la mémoire élémentaire noire dessinée en page 8.4 ?

Par commodité de langue, on numérotera comme suit



les sommets de cette mémoire élémentaire noire.